

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年11月26日  
Date of Application:

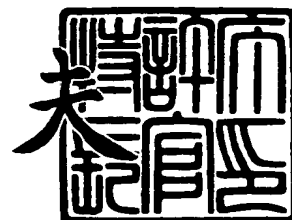
出願番号 特願2002-341618  
Application Number:  
[ST. 10/C]: [JP 2002-341618]

出願人 セイコーエプソン株式会社  
Applicant(s):

2003年 7月31日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康夫



出証番号 出証特2003-3061027



【書類名】 特許願

【整理番号】 J0092689

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/00

H01L 27/00

【発明者】

【住所又は居所】 長野県諏訪市大和 3 丁目 3 番 5 号 セイコーエプソン株式会社内

【氏名】 藤瀬 隆史

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100110858

【弁理士】

【氏名又は名称】 柳瀬 睦肇

【選任した代理人】

【識別番号】 100107526

【弁理士】

【氏名又は名称】 鈴木 直郁

【選任した代理人】

【識別番号】 100110777

【弁理士】

【氏名又は名称】 宇都宮 正明

【選任した代理人】

【識別番号】 100100413

【弁理士】

【氏名又は名称】 渡部 温

【手数料の表示】

【予納台帳番号】 085672

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0014943

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 降圧回路、電源回路及び半導体集積回路

【特許請求の範囲】

【請求項 1】 制御信号に基づいて決定される周波数を有する複数のクロック信号を出力するクロック制御回路と、

前記クロック制御回路から出力される複数のクロック信号に同期して複数のコンデンサの接続を切り換えることにより、第 1 の端子に印加される第 1 の電位を降圧して第 2 の端子から第 2 の電位として出力するチャージポンプ回路と、

第 2 の電位を参照電位と比較することにより前記クロック制御回路に供給される制御信号を生成する比較回路と、  
を具備する降圧回路。

【請求項 2】 前記チャージポンプ回路の第 1 の端子に印加される第 1 の電位に基づいて参照電位を生成する参照電位生成回路をさらに具備する請求項 1 記載の降圧回路。

【請求項 3】 前記クロック制御回路が、  
入力されるクロック信号を分周する分周回路と、  
前記比較回路から供給される制御信号に基づいて、入力されるクロック信号と前記分周回路によって分周されたクロック信号との内の一方を選択する選択回路と、

前記選択回路によって選択されたクロック信号に基づいて、前記チャージポンプ回路に供給される複数のクロック信号を出力する出力回路と、  
を含む、請求項 1 又は 2 記載の降圧回路。

【請求項 4】 第 1 の電位に基づいて複数の端子から複数の電位を出力する電源回路であって、

第 1 の電位を分圧する分圧回路と、  
前記分圧回路によって分圧された電位に基づいて第 2 の電位を出力するボルテージフォロワと、

クロック信号に同期して複数のコンデンサの接続を切り換えることにより、第 1 の電位又は第 2 の電位を降圧して第 3 の電位として出力する降圧回路と、

を具備する電源回路。

【請求項 5】 第 1 の電位を昇圧して第 4 の電位を出力する昇圧回路と、  
第 4 の電位を分圧する第 2 の分圧回路と、  
前記第 2 の分圧回路によって分圧された電位に基づいて第 5 の電位を出力する  
第 2 のボルテージフォロワと、  
クロック信号に同期して複数のコンデンサの接続を切り換えることにより、第  
4 の電位又は第 5 の電位を降圧して第 6 の電位として出力する第 2 の降圧回路と  
、  
をさらに具備する請求項 4 記載の電源回路。

【請求項 6】 安定化電源電位を発生する安定化電源回路と、  
前記安定化電源回路によって発生された安定化電源電位を所定の増幅率で増幅  
することにより第 1 の電位を生成するオペアンプと、  
をさらに具備する請求項 4 又は 5 記載の電源回路。

【請求項 7】 請求項 1 ～ 3 のいずれか 1 項記載の降圧回路を具備する半導  
体集積回路。

【請求項 8】 請求項 4 ～ 6 のいずれか 1 項記載の電源回路を具備する半導  
体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、印加される電位を降圧して出力するチャージポンプ式の降圧回路、  
及び、チャージポンプ式の降圧回路を用いて複数の電源電位を生成する電源回路  
に関する。さらに、本発明は、そのような降圧回路又は電源回路を含み、LCD  
(液晶表示装置)等を駆動するために用いられる半導体集積回路(LCDドライ  
バ)に関する。

【0002】

【従来の技術】

図 4 は、従来のチャージポンプ式の 1/2 降圧回路を示す回路図である。この  
降圧回路は、第 1 の電位  $V_1$  を 1/2 降圧して第 2 の電位  $V_2$  を出力するもので

あり、図4に示すように、第1の電位 $V_1$ と低電位側の電源電位 $V_{SS}$ （ここでは接地電位とする）との間に直列に接続されたPチャネルMOSトランジスタ $Q_1$ 及び $Q_2$ 、NチャネルMOSトランジスタ $Q_3$ 及び $Q_4$ と、トランジスタ $Q_1$ 及び $Q_2$ の接続点とトランジスタ $Q_3$ 及び $Q_4$ の接続点との間に接続されたコンデンサ $C_1$ と、第1の電位 $V_1$ と第2の電位 $V_2$ との間に接続されたコンデンサ $C_2$ と、第2の電位 $V_2$ と接地電位 $V_{SS}$ との間に接続されたコンデンサ $C_3$ とを含んでいる。ここで、コンデンサ $C_2$ の容量とコンデンサ $C_3$ の容量とは等しくなっている。

#### 【0003】

これらのトランジスタ $Q_1 \sim Q_4$ のゲートには、図5に示すような波形を有するクロック信号 $CKA \sim CKD$ がそれぞれ印加される。図5に示す期間 $T_1$ における降圧回路の等価回路を図6の(a)に示し、図5に示す期間 $T_2$ における降圧回路の等価回路を図6の(b)に示す。

#### 【0004】

期間 $T_1$ においては、図6の(a)に示すように、第1の電位 $V_1$ と接地電位 $V_{SS}$ との間にコンデンサ $C_2$ とコンデンサ $(C_1 + C_3)$ とが直列接続され、両コンデンサには電荷が充電されて第1の電位 $V_1$ が $(C_1 + C_3) : C_2$ に分圧される。次に、期間 $T_2$ においては、図6の(b)に示すように、第1の電位 $V_1$ と接地電位 $V_{SS}$ との間にコンデンサ $(C_1 + C_2)$ とコンデンサ $C_3$ とが直列接続され、両コンデンサには電荷が充電されて第1の電位 $V_1$ が $C_3 : (C_1 + C_2)$ に分圧される。このようなスイッチング動作を繰り返すことにより、コンデンサ $C_2$ の両端には、第1の電位 $V_1$ のほぼ半分の電圧が維持される。このように、チャージポンプ式の降圧回路においては、直流的なロス電流を流す必要がないので、効率が極めて高いという特徴がある。

#### 【0005】

しかしながら、チャージポンプ式の降圧回路においては、コンデンサに充電される電荷を転送しているだけであるので、少しでも大きい電流を取り出そうとすると、出力電圧がかなり低下してしまうという問題があった。

#### 【0006】

一方、LCDドライバにおいては、入力された画像データに応じた電位を生成してLCDの電極に出力するために、安定化電源電位に基づいて何種類かの電源電位を生成する電源回路が用いられている。このような従来の電源回路を図7に示す。この電源回路においては、抵抗による分圧回路とオペアンプによるボルテージバッファとが用いられるので、特にオペアンプにおいて直流的なロス電流が発生し、消費電力が大きくなるという問題があった。

#### 【0007】

##### 【発明が解決しようとする課題】

そこで、上記の点に鑑み、本発明の第1の目的は、チャージポンプ式の降圧回路において、負荷に関わらず安定した電位を供給できるようにすることである。また、本発明の第2の目的は、供給される電位に基づいて何種類かの電源電位を生成する電源回路において、直流的なロス電流を低減して消費電力を小さくすることである。さらに、本発明の第3の目的は、そのような降圧回路又は電源回路を実現する半導体集積回路を提供することである。

#### 【0008】

##### 【課題を解決するための手段】

以上の課題を解決するため、本発明に係る降圧回路は、制御信号に基づいて決定される周波数を有する複数のクロック信号を出力するクロック制御回路と、クロック制御回路から出力される複数のクロック信号に同期して複数のコンデンサの接続を切り換えることにより、第1の端子に印加される第1の電位を降圧して第2の端子から第2の電位として出力するチャージポンプ回路と、第2の電位を参照電位と比較することによりクロック制御回路に供給される制御信号を生成する比較回路とを具備する。

#### 【0009】

この降圧回路は、チャージポンプ回路の第1の端子に印加される第1の電位に基づいて参照電位を生成する参照電位生成回路をさらに具備するようにしても良い。また、クロック制御回路が、入力されるクロック信号を分周する分周回路と、比較回路から供給される制御信号に基づいて、入力されるクロック信号と分周回路によって分周されたクロック信号との内の一方を選択する選択回路と、選択

回路によって選択されたクロック信号に基づいて、チャージポンプ回路に供給される複数のクロック信号を出力する出力回路とを含むようにしても良い。

【0010】

本発明に係る降圧回路によれば、出力電位を参照電位と比較することにより、チャージポンプ回路に供給されるクロック信号の周波数を変化させるので、負荷に関わらず安定した電位を供給できる。

【0011】

本発明に係る電源回路は、第1の電位に基づいて複数の端子から複数の電位を出力する電源回路であって、第1の電位を分圧する分圧回路と、分圧回路によって分圧された電位に基づいて第2の電位を出力するボルテージフォロワと、クロック信号に同期して複数のコンデンサの接続を切り換えることにより、第1の電位又は第2の電位を降圧して第3の電位として出力する降圧回路とを具備する。

【0012】

この電源回路は、第1の電位を昇圧して第4の電位を出力する昇圧回路と、第4の電位を分圧する第2の分圧回路と、第2の分圧回路によって分圧された電位に基づいて第5の電位を出力する第2のボルテージフォロワと、クロック信号に同期して複数のコンデンサの接続を切り換えることにより、第4の電位又は第5の電位を降圧して第6の電位として出力する第2の降圧回路とをさらに具備するようにしても良い。また、この電源回路は、安定化電源電位を発生する安定化電源回路と、安定化電源回路によって発生された安定化電源電位を所定の増幅率で増幅することにより第1の電位を生成するオペアンプとをさらに具備するようにしても良い。

【0013】

本発明に係る電源回路によれば、一部の電源電位をチャージポンプ式の降圧回路によって出力するので、全ての電源電位をボルテージフォロワによって出力する電源回路と比較して、直流的なロス電流を低減して消費電力を小さくすることができる。

【0014】

また、本発明に係る半導体集積回路は、上記いずれかの降圧回路又は電源回路



を具備するものである。

#### 【0015】

##### 【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。なお、同一の構成要素には同一の参照番号を付して、説明を省略する。

図1に、本発明の第1の実施形態に係る半導体集積回路に含まれている降圧回路の構成を示す。図1に示す降圧回路は、制御信号に基づいて決定される周波数を有する複数のクロック信号CKA～CKDを出力するクロック制御回路2と、クロック制御回路2から出力される複数のクロック信号CKA～CKDに同期して複数のコンデンサの接続を切り換えることにより、入力端子に印加される第1の電位V1を降圧して出力端子から第2の電位V2として出力するチャージポンプ回路3と、第2の電位V2を参照電位V<sub>REF</sub>と比較することによりクロック制御回路2に供給される制御信号を生成するコンパレータ1とを含んでいる。

#### 【0016】

ここで、参照電位V<sub>REF</sub>は、第1の電位V1と低電位側の電源電位（本実施形態においては接地電位とする）V<sub>SS</sub>との間の電圧を、抵抗R1及びR2を用いて分圧することによって生成される。1/2降圧回路の場合には、抵抗R1及びR2の抵抗値が等しくなるように設定される。

#### 【0017】

図2に、図1に示すクロック制御回路の構成を示す。図2に示すように、クロック制御回路2は、入力されるクロック信号CKを分周する分周回路21と、コンパレータから供給される制御信号に基づいて、入力クロック信号CKと分周回路21によって分周された分周クロック信号との内の一方を選択する選択回路22と、選択回路22によって選択されたクロック信号に基づいて、チャージポンプ回路に供給される複数のクロック信号CKA～CKDを出力する出力回路23とを含んでいる。選択回路22は、例えば、複数のAND回路とOR回路とによって構成され、出力回路23は、例えば、複数のインバータによって構成される。

#### 【0018】

チャージポンプ回路 3 としては、図 4 に示す回路を用いることができる。また、コンパレータ 1 としては、オペアンプを用いることができ、ヒステリシス特性を与えるようにしても良い。チャージポンプ回路 3 から出力される第 2 の電位  $V_2$  が参照電位  $V_{REF}$  よりも高い場合には、コンパレータ 1 から出力される制御信号がローレベルとなって、クロック制御回路 2 内の選択回路 22 は、分周クロック信号を選択する。

#### 【0019】

ここで、チャージポンプ回路 3 に負荷を接続して大きな電流を取り出そうとすると、チャージポンプ回路 3 のコンデンサからの電荷の転送が間に合わなくなり、チャージポンプ回路 3 の出力端子における第 2 の電位  $V_2$  が低下する。第 2 の電位  $V_2$  が参照電位  $V_{REF}$  よりも低下すると、コンパレータ 1 から出力される制御信号がハイレベルとなって、クロック制御回路 2 内の選択回路 22 は、分周クロック信号よりも周波数の高い入力クロック信号  $CK$  を選択する。これにより、チャージポンプ回路 3 におけるスイッチング周波数が高くなってコンデンサへの充電が頻繁に行われるようになるため、出力電位  $V_2$  の低下が抑えられ、設定値である  $V_1/2$  に近付けることができる。

#### 【0020】

次に、本発明の第 2 の実施形態について説明する。

図 3 に、本発明の第 2 の実施形態に係る半導体集積回路に含まれている電源回路の構成を示す。図 3 に示す電源回路は、オペアンプ 5 から出力される第 1 の電位  $V_1$  に基づいて複数の端子から複数の電位  $V_1 \sim V_6$  を出力する。

#### 【0021】

この電源回路は、安定化電源電位  $V_{REG}$  を発生する安定化電源回路 4 と、所定の増幅率で安定化電源電位  $V_{REG}$  を増幅することにより第 1 の電位  $V_1$  を生成するオペアンプ 5 と、第 1 の電位  $V_1$  を分圧する抵抗  $R_{21}$  及び  $R_{22}$  と、抵抗  $R_{21}$  及び  $R_{22}$  によって分圧された電位に基づいて第 2 の電位  $V_2$  を出力するオペアンプ 6 と、第 1 の電位  $V_1$  を第 2 の電位  $V_2$  との間で  $1/2$  降圧して第 3 の電位  $V_3$  を出力する降圧回路 7 とを含んでいる。なお、降圧回路 7 は、第 2 の電位  $V_2$  を低電位側の電源電位（本実施形態においては接地電位とする） $V_{SS}$  との

間で降圧するようにしても良い。

#### 【0022】

さらに、この電源回路は、第1の電位  $V_1$  を2倍昇圧して第4の電位  $V_4$  を出力する昇圧回路8と、第4の電位  $V_4$  を分圧する抵抗  $R_{31}$  及び  $R_{32}$  と、抵抗  $R_{31}$  及び  $R_{32}$  によって分圧された電位に基づいて第5の電位  $V_5$  を出力するオペアンプ9と、第5の電位  $V_5$  を第1の電位  $V_1$  との間で  $1/2$  降圧して第6の電位  $V_6$  を出力する降圧回路10とを含んでいる。なお、降圧回路10は、第4の電位  $V_4$  を第5の電位  $V_5$  との間で  $1/2$  降圧するようにしても良い。

#### 【0023】

オペアンプ5は、抵抗  $R_{11}$  及び  $R_{12}$  の値によって決定される増幅率で安定化電源電位  $V_{REG}$  を増幅することにより第1の電位  $V_1$  を生成する。オペアンプ6は、100%の帰還がかけられてボルテージフォロウを構成しており、抵抗  $R_{21}$  及び  $R_{22}$  によって分圧された電位を低インピーダンスで出力する。降圧回路7としては、図4に示すような降圧回路を用いても良いが、図1に示すような降圧回路を用いることが望ましい。降圧回路7は、クロック信号に同期して複数のコンデンサの接続を切り換えることにより  $1/2$  降圧動作を行う。

#### 【0024】

昇圧回路8としては、チャージポンプ式の正方向昇圧回路を用いることができる。オペアンプ9は、100%の帰還がかけられてボルテージフォロウを構成しており、抵抗  $R_{31}$  及び  $R_{32}$  によって分圧された電位を低インピーダンスで出力する。降圧回路10としては、図4に示すような降圧回路を用いても良いが、図1に示すような降圧回路を用いることが望ましい。降圧回路10は、クロック信号に同期して複数のコンデンサの接続を切り換えることにより  $1/2$  降圧動作を行う。

#### 【0025】

このようにして、2つのボルテージフォロウと2つの  $1/2$  降圧回路とを組合せることにより、供給される第1の電位  $V_1$ 、及び、第4の電位  $V_4 = 2 \cdot V_1$  に基づいて、第2の電位  $V_2$ 、第3の電位  $V_3$ 、第5の電位  $V_5$ 、第6の電位  $V_6$  を発生する。ここで、例えば、 $V_2 = (1/3) \cdot V_1$ 、 $V_3 = (2/3) \cdot$

$V_1$ 、 $V_5 = V_1 + (2/3) \cdot (V_4 - V_1) = (5/3) \cdot V_1$ 、 $V_6 = V_1 + (1/3) \cdot (V_4 - V_1) = (4/3) \cdot V_1$ とすることができる。

#### 【0026】

#### 【発明の効果】

以上述べたように、本発明に係る降圧回路によれば、出力電位を参照電位と比較することにより、チャージポンプ回路に供給されるクロック信号の周波数を変化させるので、負荷に関わらず安定した電位を供給できる。また、本発明に係る電源回路によれば、一部の電源電位をチャージポンプ式の降圧回路によって出力するので、全ての電源電位をボルテージフォロワによって出力する電源回路と比較して、直流的なロス電流を低減して消費電力を小さくすることができる。

#### 【図面の簡単な説明】

#### 【図1】

本発明の第1の実施形態に係る半導体集積回路に含まれている降圧回路の構成を示す図である。

#### 【図2】

図1に示すクロック制御回路の構成を示す回路図である。

#### 【図3】

本発明の第2の実施形態に係る半導体集積回路に含まれている電源回路の構成を示す図である。

#### 【図4】

従来のチャージポンプ式の降圧回路を示す回路図である。

#### 【図5】

図4に示す降圧回路において用いられるクロック信号の波形を示す図である。

#### 【図6】

図4に示す降圧回路の等価回路を示す図である。

#### 【図7】

従来の電源回路を示す図である。

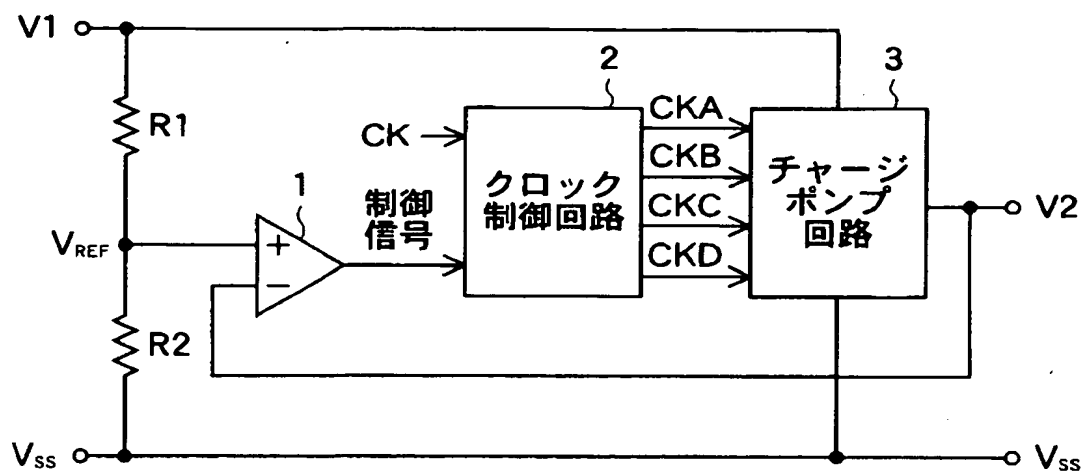
#### 【符号の説明】

1 コンパレータ

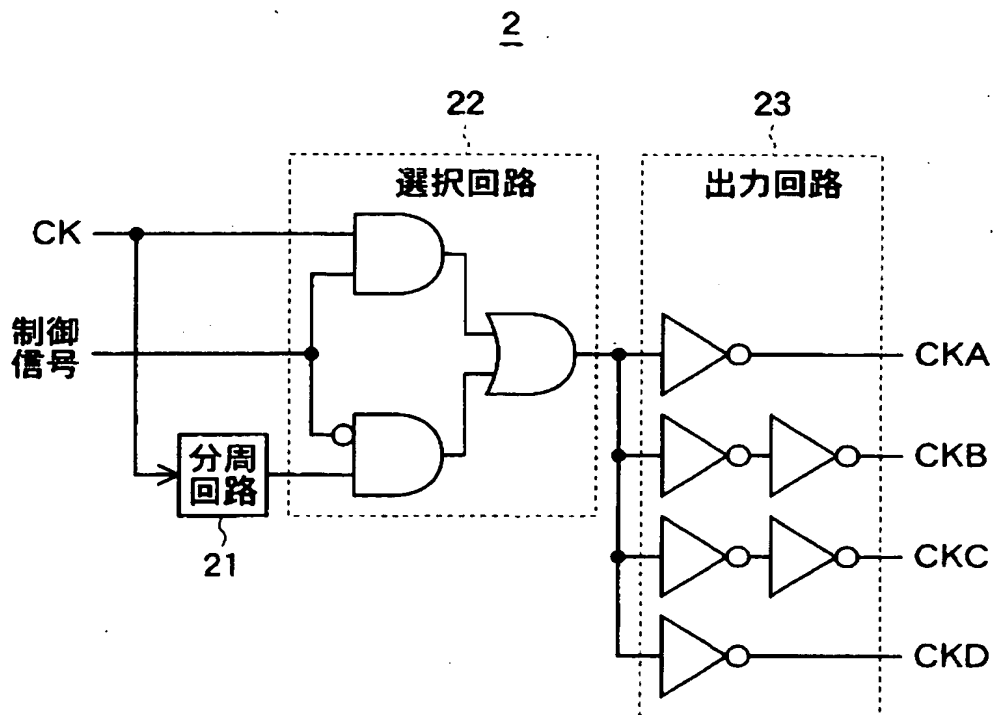
- 2 クロック制御回路
- 3 チャージポンプ回路
- 4 安定化電源回路
- 5、6、9 オペアンプ
- 8 昇圧回路
- 7、10 降圧回路
- 21 分周回路
- 22 選択回路
- 23 出力回路
- R1～R32 抵抗
- C1～C3 コンデンサ
- Q1～Q4 トランジスタ

【書類名】 図面

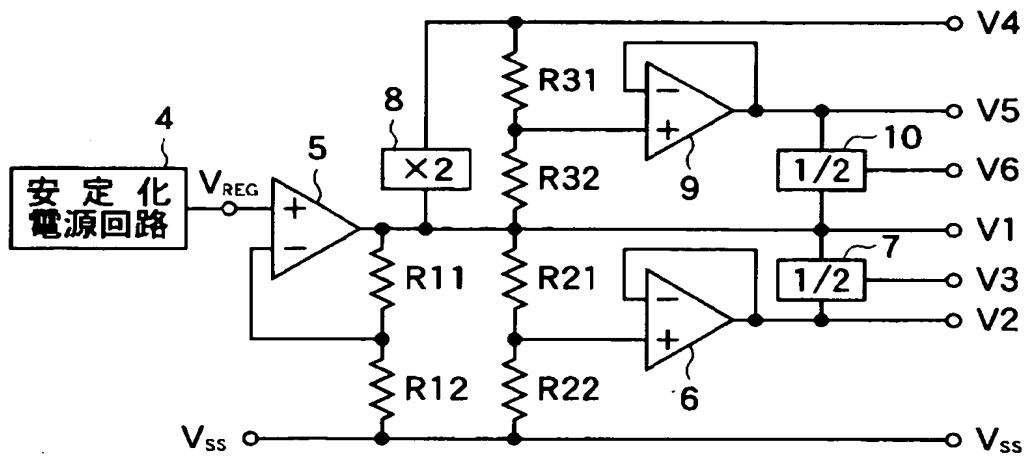
【図 1】



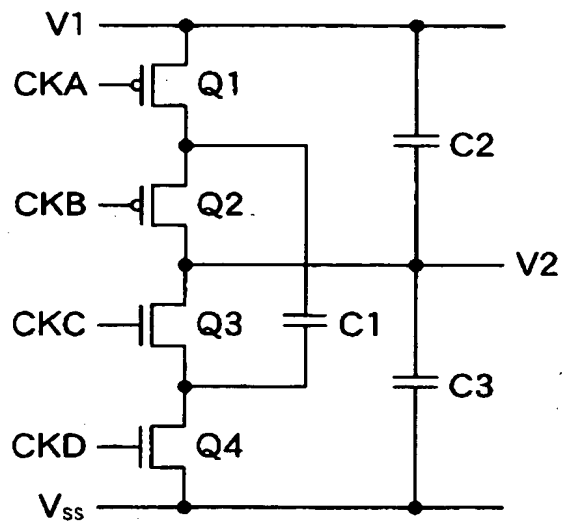
【図 2】



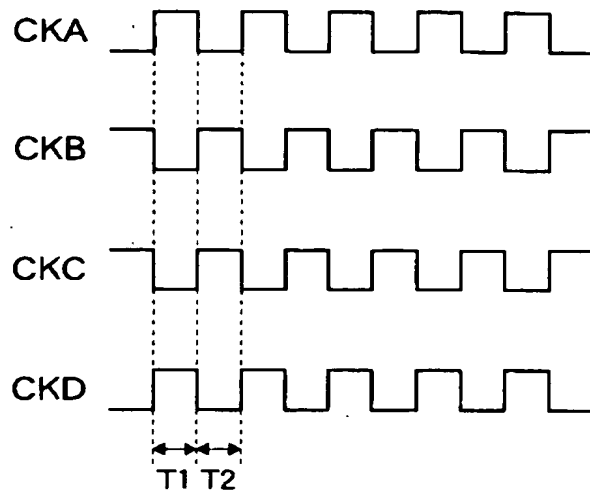
【図 3】



【図 4】

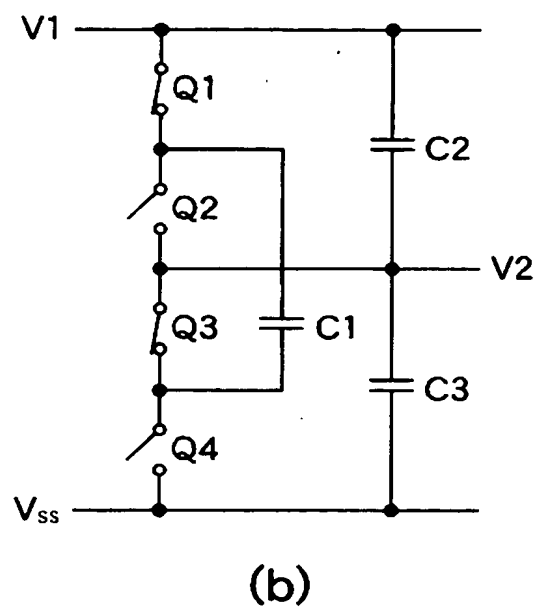
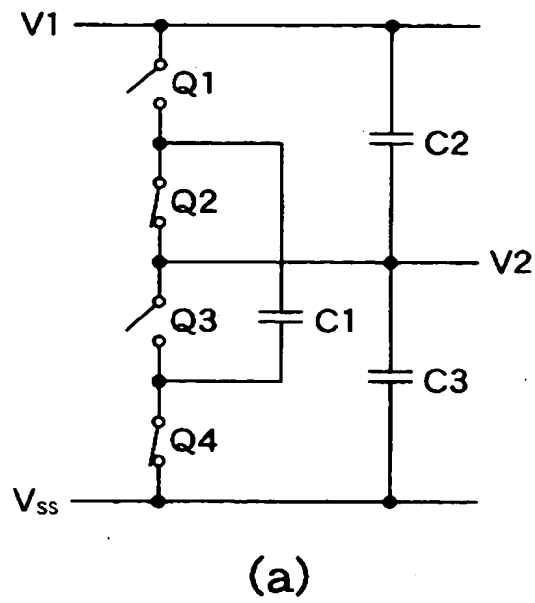


【図 5】

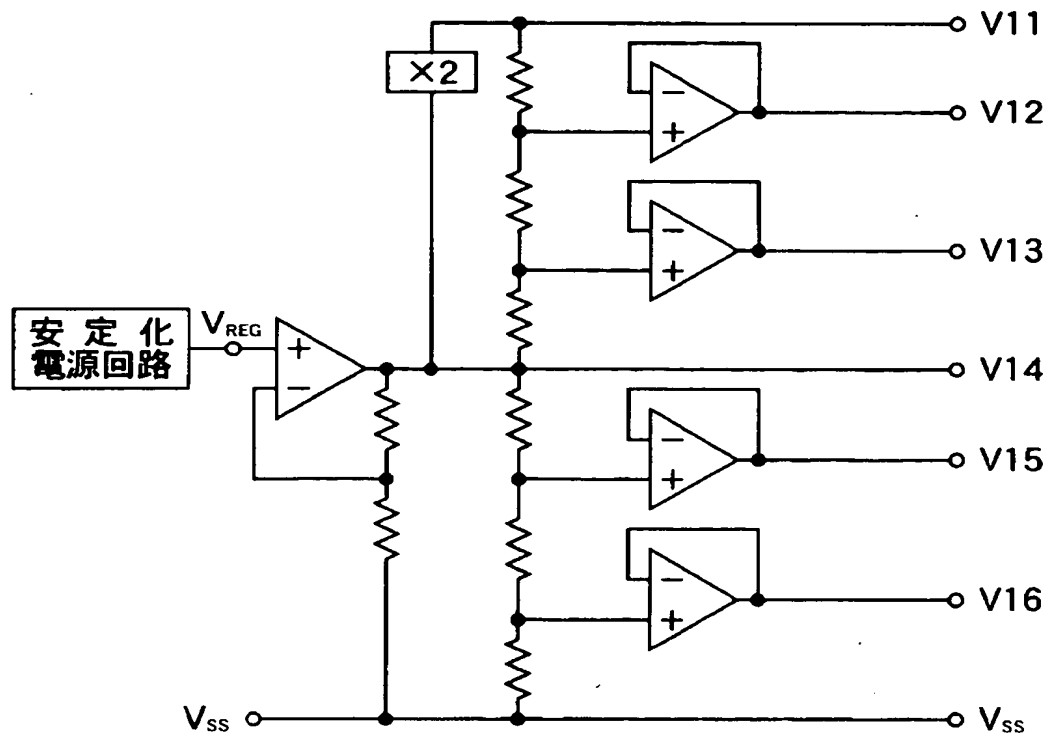




【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 チャージポンプ式の降圧回路において、負荷に関わらず安定した電位を供給できるようにする。

【解決手段】 この降圧回路は、制御信号に基づいて決定される周波数を有する複数のクロック信号を出力するクロック制御回路 2 と、クロック制御回路から出力される複数のクロック信号に同期して複数のコンデンサの接続を切り換えることにより、第 1 の端子に印加される第 1 の電位を降圧して第 2 の端子から第 2 の電位として出力するチャージポンプ回路 3 と、第 2 の電位を参照電位と比較することによりクロック制御回路に供給される制御信号を生成する比較回路 1 とを具備する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2002-341618
受付番号	50201779786
書類名	特許願
担当官	第三担当上席 0092
作成日	平成14年11月27日

<認定情報・付加情報>

【提出日】 平成14年11月26日

次頁無

特願 2 0 0 2 - 3 4 1 6 1 8

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1 . 変更年月日

1 9 9 0 年 8 月 2 0 日

[変更理由]

新規登録

住 所

東京都新宿区西新宿 2 丁目 4 番 1 号

氏 名

セイコーエプソン株式会社